
Electronics for Particle Measurement

Hirokazu Ikeda

ikedada@post.kek.jp

School of Mathematical and Physical Science
The Graduate University for Advanced Studies

July 19, 2002

Abstract

The basics of an integrated circuit are described with special emphasis placed on a charge-measurement system. Starting with an outline of a fine CMOS technology, the discussion moves to a practical implementation of circuits.

Contents

8 Resistance circuit	1
8.1 DC restoring scheme	1
8.2 Schematic of the resistance circuit	2
8.3 Limitation of the resistance circuit	5
8.4 Compensation of the leakage current	7
8.5 Noise associated with the leakage-current compensation circuit	11

8 Resistance circuit

8.1 DC restoring scheme

荷電増幅器の帰還容量に蓄積された電荷は、何らかの方式によって放電させることが必要である。信号の逐次的な到来によって時間の経過とともに出力の電圧が増大し（または、減少し）ついには電源レールとの抵触を生ずるからである。

従来、かかる放電の方式として、高抵抗の帰還素子を設ける方式、FETスイッチによって放電させる方式、FETのトランスファーゲートを高抵抗素子として用いる方式等が実施されている。

上記第一の方式は、集積回路としての実現には、大きな困難をとまなう。シリコンの面積を過度に消費するという問題に加えて、高抵抗素子の素子値のばらつきのために、最終な回路の品質が確保できないからである。

The charge integrated and stored in the feed-back capacitor must be discharged by a certain mechanism, since a successive charge train arriving at the preamplifier eventually saturates the output of the preamplifier to interfere with the power rail voltage.

The traditional way to discharge the integrated charge is to employ a high-resistance resistor in parallel with a feed-back capacitor; to employ a MOSFET switch to short the capacitor; and to employ a MOSFET in a fashion of the transfer gate in place of the resistor.

The first method is absolutely inadequate for an integrated circuit. The absolute value of the high-resistivity poly-silicon intolerably deviates from the target value as well as the fact that it occupies a large silicon area compared with the other device elements, and, hence, the quality of the circuit as a whole is not necessarily guaranteed.

第二の方式は、集積回路としての整合性については優れている。しかし、スイッチを操作するにあたってデジタル回路の駆動を伴うため、なんらかの擾乱が伴い易い。また、かかる、擾乱が落ち着くまでデータを収集することができないという問題がある。

第三の方式は、集積化の問題、及び上記擾乱の問題を回避することができる点においては優れている。しかし、目的とする抵抗値を得るためにFETのゲート電圧を微妙に調整する必要があるという問題がある。また、複数のチャンネルに渡って同一のゲート電圧で同一の性能が得られるという保証がないという問題もある。

これら、三種類の方式に共通の課題として、前置増幅器の入出力間に付加的にレベルシフターの機能が必要になることがある点、及び帰還抵抗を流れる電流は、結局のところ前置増幅器が負担するという点を挙げることができる。

前者は、出力ダイナミックレンジが抑圧される点において、後者は、前置増幅器の動作条件に変調を加えることになる点において問題となり得る。

そこで、ここでは、かかる従来方式の欠点を克服すべく、電圧対電流変換器の方式を採用することとした。併せて、漏れ電流補償回路についても言及する。

8.2 Schematic of the resistance circuit

図1に、抵抗回路の具体例を示した。回路は、4個のnMOSトランジスタ(M1、M2、M7及びM8)と、4個のpMOSトランジスタ(M3、M4、M5、及びM6)とから構成されている。

M1は、VL端子を介して外部の基準電源からそのゲートに印加される電圧によって駆動されて一定のドレイン電流を発生するようになっている。

M2は、M1に対するカスコードトランジスタである。

M3は、pMOSのダイオード接続の構成をとり、M1からの電流を受けて内部的な基準電圧を発生するようになっている。

M4は、M3に対して電流ミラーを構成している。M4とM3は、共通のW/Lを有するが、M値では、2:1となるように設定されている。

The second scheme complies with an integrated circuit, but the driving signal for the switch is easy to effect the circuit performance due to associated digital action, causing some damping oscillation to prohibit any data acquisition for a while.

The third scheme is superior to the above-mentioned two schemes for resolving the size and settling-time issues. A possible issue is the necessity for a sensitive adjustment of the gate-voltage to attain a high resistance. The voltage to meet with the target value of the resistance may deviate from one channel to another, which may cause trouble for a multi-channel integrated circuit.

There exist common issues related to the above-mentioned three schemes; since the voltages for the input and the output of the preamplifier are different in general, an additional level shifter circuit is required, and the current which flows across the feed-back resistor is eventually supplied from the preamplifier.

The former issue is related to the dynamic range available for the output; and the latter issue is related to possible modulation of the operation point of the preamplifier circuit.

The description below introduces an alternative approach to overcome the above-mentioned difficulties associated with the traditional scheme. A leakage-current compensation circuit is discussed together with the high-resistance circuit.

Fig.1 shows a CMOS resistance circuit which consists of four nMOS transistors (M1, M2, M7 and M8) and four pMOS transistors (M3, M4, M5 and M6).

The nMOS transistor acquires a DC voltage on its gate terminal VL to deliver a constant drain current.

The nMOS transistor M2 is a cascode transistor accompanying M1.

Driven by the current coming from M1, M3 takes the configuration of a pMOS diode to generate an internal bias voltage

M4 takes the configuration of a current mirror together with M3. M4 and M3 have identical W/L, but are set as 2:1 in terms of M.

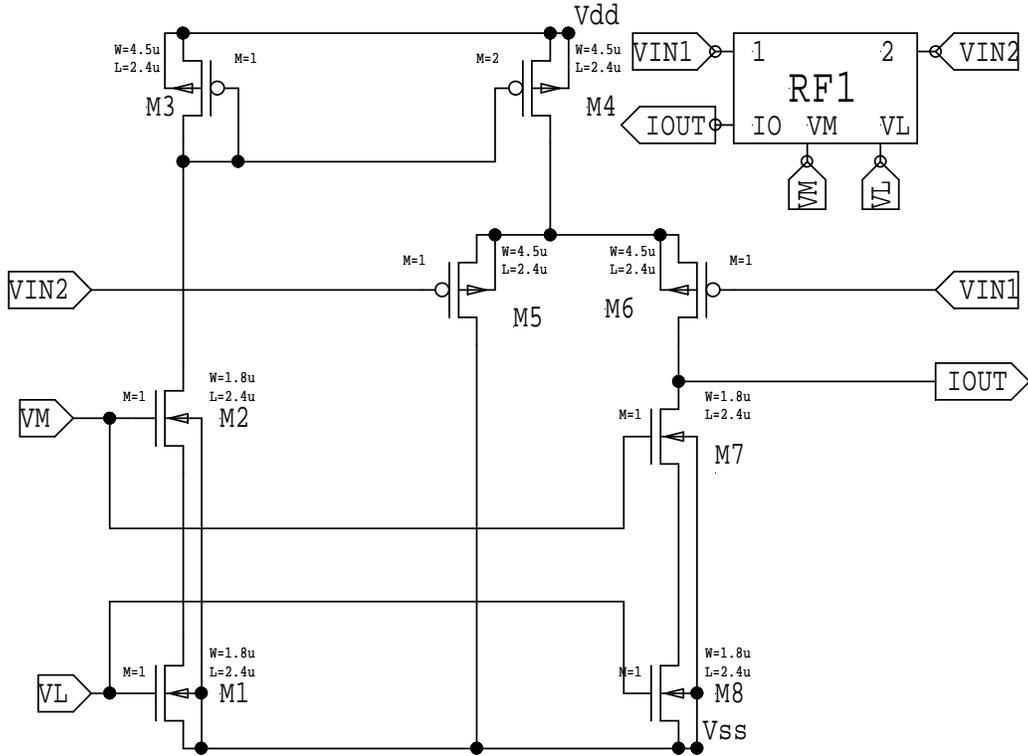


Figure 1: Resistance circuit.

M5 と M6 は、それぞれのゲートに VIN2 端子と VIN1 端子とを介して外部から電圧信号を受けることによって、M4 からの電流をそれぞれのドレインに分配するようになっている。

M5 のドレイン電流は、直接 V_{ss} に排出される一方、M6 のドレイン電流は、IOUT 端子に導かれるようになっている。

M8 は、M1 と同様に、そのゲートに VL 端子を介してバイアス電圧を受けて定電流を発生するようになっている。

M7 は、M8 に対するカスコードトランジスタである。

端子 IOUT には、M6 と M8 のドレイン電流の誤差分が出力される。すなわち、

$$I_{out} = (V_{in2} - V_{in1}) \frac{g_{m5}g_{m6}}{g_{m5} + g_{m6}},$$

となる。ここで g_{m5} 、 g_{m6} は、M5、M6 のトランスコンダクタンスである。したがって、本抵抗回路は、M5、M6 のドレイン電流を 1 nA するとき、スロープファクターが 1.85 であれば $92.5 \text{ M}\Omega$ の抵抗として機能することが分かる。また、ドレイン電流が 100 pA であれば、 $92.5 \text{ M}\Omega$ に達すると概算することができる。

M5 and M6 acquire external voltages via terminals VIN2 and VIN1, respectively, to steer the bias current from M4 to the drain terminals of M5 and M6.

The drain current of M5 is directly exhausted to the power rail V_{ss} , while the drain current of M6 is lead to the output terminal IOUT.

M8, as in a similar fashion as M3, generates a constant current by receiving a bias voltage on its gate terminal connected to VL.

M7 is a cascode transistor accompanied by M8.

The output current on the terminal IOUT is the difference between the drain current for M6 and M8, which is written as

where g_{m5} and g_{m6} are the transconductances for M5 and M6, receptively. Assuming a weak inversion for M5 and M6 with a slope factor of 1.85, we obtain effective resistances of $92.5 \text{ M}\Omega$ and $92.5 \text{ M}\Omega$ for bias currents of 100 pA and 1 nA , respectively.

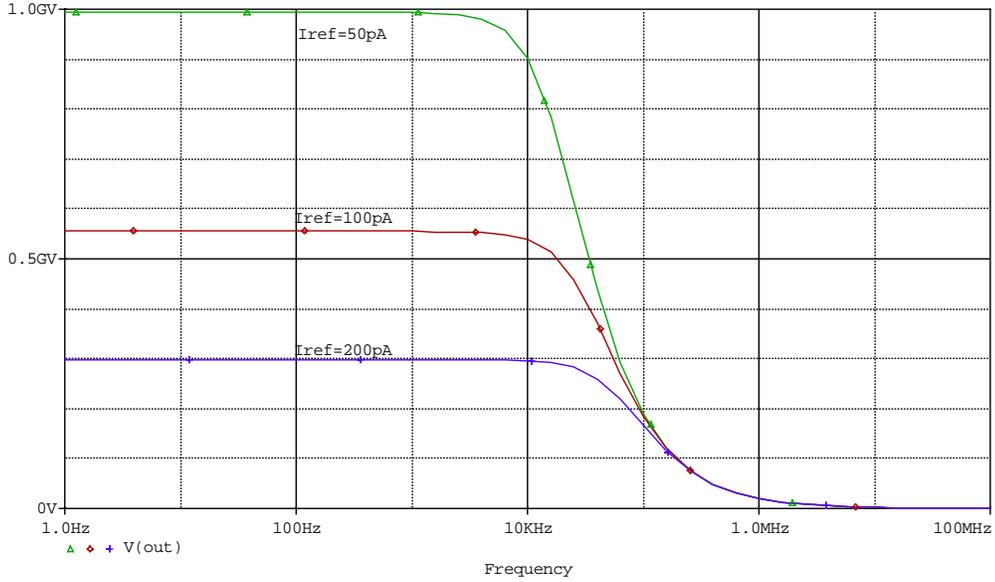


Figure 2: Frequency dependence of the resistance circuit for the $I_{ref} = 100 \text{ pA}$ range.

図2、図3、及び図4は、PSpiceを用いて抵抗回路の小信号に対する抵抗値を求めたものである。縦軸は、Vで表示されているが Ω と読み替えて欲しい。それぞれ、 I_{ref} (M5、M6のドレイン電流)が、 100 pA 、 1 nA 、及び 100 nA クラスの抵抗値に対応するようになっており、 I_{ref} が 50 pA では、 $1 \text{ G}\Omega$ に達する一方、 I_{ref} が 200 nA では、 $600 \text{ k}\Omega$ まで下げることができることが分かる。また、抵抗値が大きくなるにしたがって、周波数帯域が狭まっていくのが分かる。これは、前置増幅器の帰還抵抗としての応用にとっては何ら問題を生じない。抵抗 R_f の増大の伴って、時定数 $R_f C_f$ も増大するからである。しかし、整形増幅器の帰還抵抗として用いるには、 100 kHz 以上の帯域が確保されていることが必要であるから、抵抗値としては $\sim 10 \text{ M}\Omega$ 以下のものを設定する必要がある。

なお、PSpiceによる抵抗値の解析と、 $n = 1.85$ とした先の弱反転近似での概算とは、とても一致しているとはいえない。いわゆるサブスレッショール領域における回路設計の困難さを表象する具体例である。従って、回路設計上は、十分な調整余地を持たせるように設計する必要がある。

Fig.2, Fig.3 and Fig.4 show the effective resistance of the resistance circuit in the settings around $I_{ref} = 100 \text{ pA}$, $I_{ref} = 1 \text{ nA}$ and $I_{ref} = 100 \text{ nA}$, respectively. The resistance reaches $1 \text{ G}\Omega$ for $I_{ref} = 50 \text{ pA}$, while it goes down to $600 \text{ k}\Omega$ for $I_{ref} = 200 \text{ nA}$. The vertical scale should be read as Ω , while it is denoted as V.

For larger resistance settings, the frequency band-width is gradually squeezed. This tendency does not raise any problem as long as a resistance circuit is employed for a feedback resistor of the preamplifier circuit, because the decay time constant, $R_f C_f$, of the preamplifier is simultaneously enlarged for a larger R_f .

When you employ a resistance circuit for a feed-back resistor of the shaping amplifier, it is preferred to set the resistance circuit to be smaller than $10 \text{ M}\Omega$, because the shaping amplifier requires a frequency bandwidth wider than 100 kHz .

You should be aware that the PSpice results are far from the estimation under the assumption of a weak inversion with $n = 1.85$, which manifests difficulty of circuit simulations in the sub-threshold region, and, hence, we need to design circuits with a sufficient tuning range.

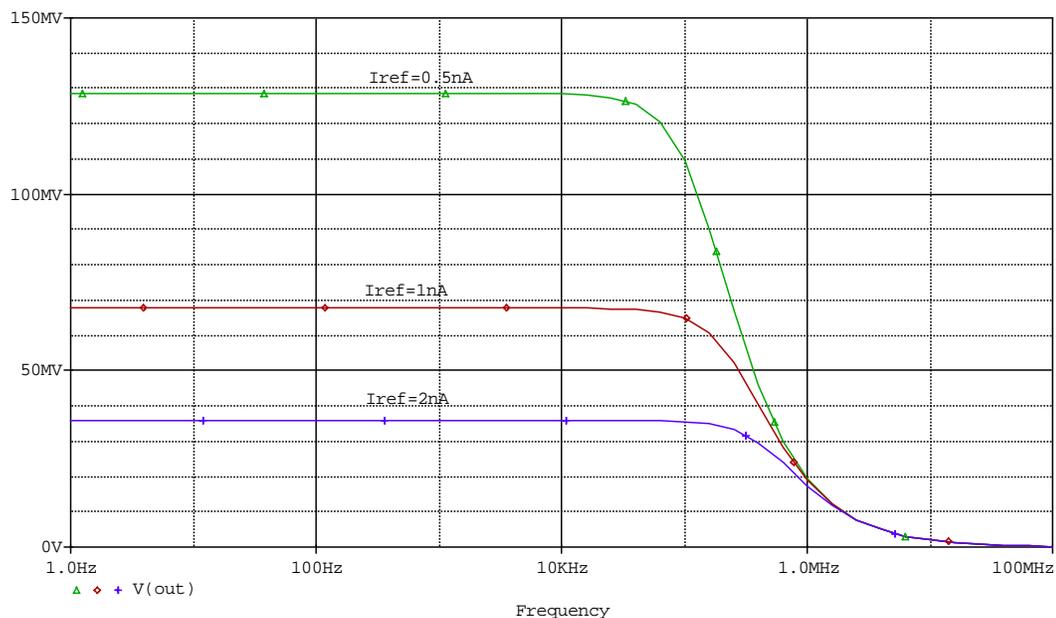


Figure 3: Frequency dependence of the resistance circuit for the $I_{ref} = 1 \text{ nA}$ range.

8.3 Limitation of the resistance circuit

抵抗回路は、バイアス電流を調整するだけで広い範囲の抵抗値を実現することができる点においてすぐれている。

しかし、VIN1 と VIN2 間の電圧差が過大となると、M5、M6 の内一方のトランジスタに電流が偏在するようになり、抵抗素子としての線形性が失われてしまう。

図 5 は、 $I_{ref} = 2 \text{ nA}$ 、 1 nA 、及び 500 pA の設定において、出力電流と出力端の電圧の関係を図示したものである。基準電流の如何によらず、出力端の電圧が 50 mV を越えると線形性が失われはじめ、 100 mV となると、抵抗値が急激に増大する傾向があることが分かる。

したがって、抵抗回路を大振幅の出力信号を取り扱うために用いるには、このままでは不都合である。一方、前置増幅器に用いる限りにおいては、たとえ非線形領域に入ったとしても、減衰時定数に反映されるのみであるから、致命的な不具合が発生することはない。

The resistance circuit is very convenient since the value for the resistance is tuned for a wide range by merely adjusting the bias current for the MOSFET's.

There, however, exist some drawbacks. For a large voltage difference between terminals VIN1 and VIN2, the linearity as a resistance device is lost.

Fig. 5 shows an I-V characteristics of the resistance circuit in the resistance range around $100 \text{ M}\Omega$. No matter what the bias current is, the resistance circuit begins to manifest a non-linearity at around 50 mV for the terminal voltage, and eventually begins to quickly raise its resistance at around 100 mV .

The non-linearity of the resistance for a large signal is inadequate to directly apply for an amplifier with a large voltage swing, i.e. $100\text{-}500 \text{ mV}$. As long as you are applying the circuit for a feedback resistor of the preamplifier, the non-linearity is not yet fatal; the time constant for the charge decay just becomes longer for a larger input.

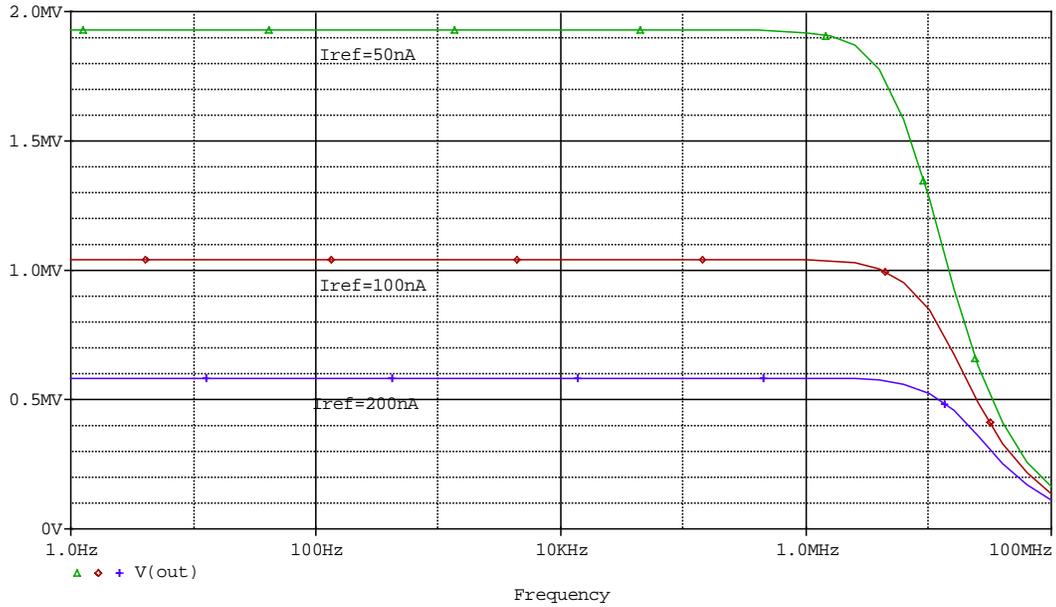


Figure 4: Frequency dependence of the resistance circuit for the $I_{ref} = 100 \text{ nA}$ range.

図 6 は、出力信号として 20 mV が出力される場合と、 100 mV が出力される場合について、理想的な抵抗による応答との比較を示したものである。確かに、過大信号に対しては、減衰時定数が大きくなったように見えることが確認できる。

抵抗回路のもう一つの限界として、理想抵抗との比較における雑音性能の劣化を挙げる事ができる。抵抗回路は、付随するバイアス回路網からの雑音を伴うからである。

図 1 の M5、M6 による熱雑音は、 $\frac{4kT}{R_f}$ にとどまるが、M4、M8 の熱雑音を考慮すると全体では、 $\frac{12kT}{R_f}$ に達することに注意する必要がある。さらには、基準電圧発生回路等の発生する熱雑音も重畳され得る。

Fig. 6 compares the pulse shape at the output of the preamplifier between the feedback networks with an ideal resistor and the resistance circuit. We can confirm that the resistance circuit responds with a longer decay time constant for an output pulse of 100 mV , while for 20 mV the differences between the two is hardly observed.

Another bound for the resistance circuit comes from the deteriorated noise performance compared to the ideal resistor, because the resistance circuit associates additional thermal noises from bias circuits.

The entire thermal noise of the resistance circuit amounts to $\frac{12kT}{R_f}$, which includes contributions from M4 and M8 in Fig.1, while the thermal noise coming from M5 and M6 is compatible with that of the ideal resistor. The thermal noise generated at bias circuits other than M4 and M8 could additionally be superposed to the above-mentioned thermal noise.

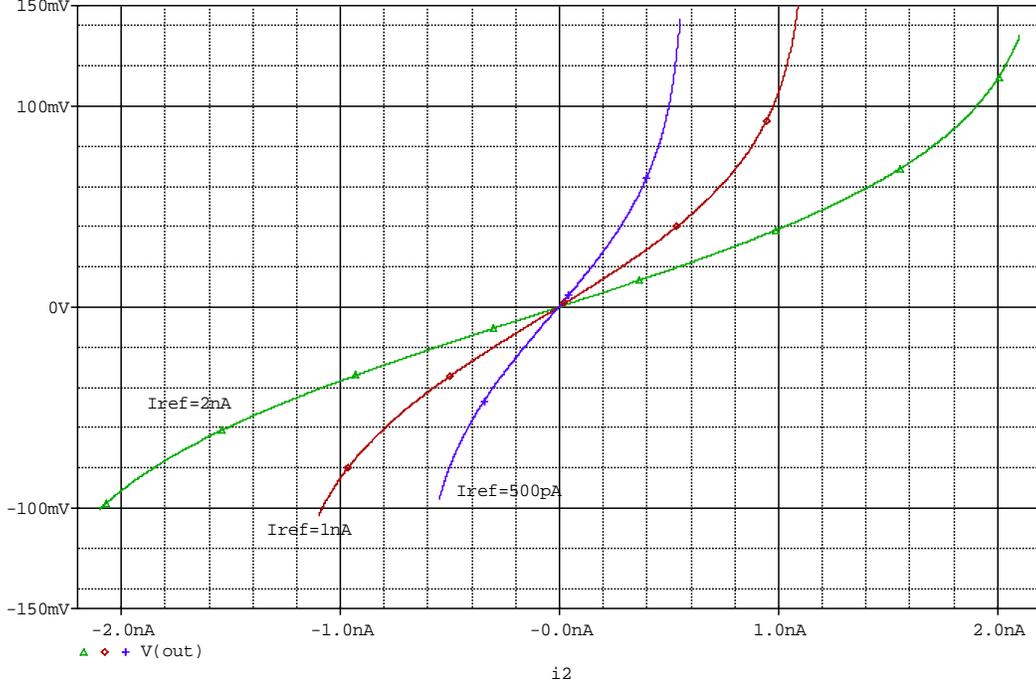


Figure 5: I-V characteristics of the resistance circuit.

8.4 Compensation of the leakage current

荷電増幅器の前置増幅器においては、抵抗 R_f によって、信号成分を時間経過とともに減衰させるようになっている。しかし、一般に信号源としての検出器は、一定の直流電流、いわゆる漏れ電流、を発生することがある。

漏れ電流を $\frac{i_L}{s}$ とすると、前置増幅器は、

$$V(s) = -\frac{R_f i_L}{s(1 + sC_f R_f)}.$$

のように応答するから、最終値の定理を援用すれば

$$\lim_{t \rightarrow \infty} V(t) = \lim_{s \rightarrow 0} sV(s) = -R_f i_L,$$

を得る。すなわち、漏れ電流は、すべて抵抗 R_f に流れ込むことになる。一般に、抵抗 R_f には高い抵抗値が設定されるため、漏れ電流の値に依っては、前置増幅器がこれによって飽和することもある。

We understand that the feed-back resistance, R_f , of the charge-sensitive preamplifier discharges the stored charge to recover its baseline as time passes.

An actual radiation detector associates with a certain amount of leakage current in addition to the signal coming from ionization in the detector medium.

Presenting the leakage current as $\frac{i_L}{s}$, a charge-sensitive preamplifier responds as follows:

Applying the final-value theorem to the above transfer function, we obtain

which indicates that entire part of the leakage current flows into resistor R_f to easily saturate the output of the preamplifier, since it is often the case that the R_f is chosen so as to have a high resistance.

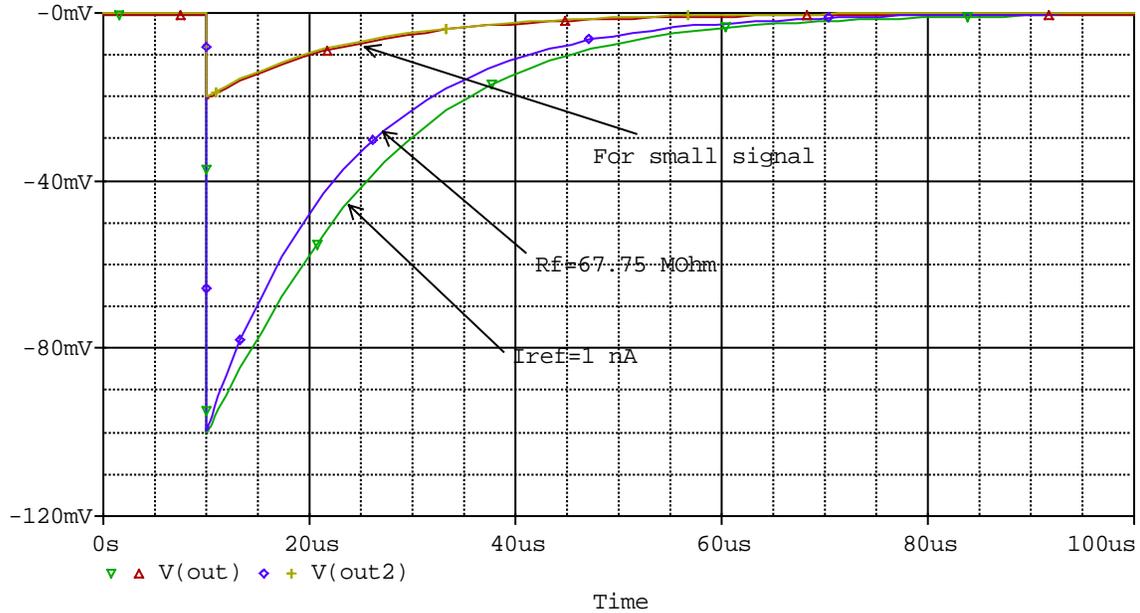


Figure 6: Response for a large signal.

例えば、 $R_f = 100 \text{ M}\Omega$ に対して、 $i_L = 1 \text{ nA}$ とすると、当該前置増幅器の出力における電圧変動は、 100 mV に達する。
このオフセットは、大容量のコンデンサによる直流カットの方式を取り得ない集積回路においては致命的となり得る。
また、抵抗回路にとっては、線形性の限界からくる性能の劣化を引き起こす原因となり得る。

そこで、直流的な漏れ電流を補償して出力電位を当該漏れ電流がないときの値に維持するための方式を考察するに、総合応答において低周波側に十分な減衰特性を持たせればよいことが分かる。

問題は、高周波側の特性を維持しながら低周波側の利得を下げる方法にある。制御理論によれば、ステップ入力に対する定常偏差を低減するためには、帰還伝達関数に積分要素を導入すれば良いことが知られている^a。

^a例えば「制御理論の基礎」、東京電機大学出版局、の 5.6 章の辺を参照して下さい。

Assuming $R_f = 100 \text{ M}\Omega$ and $i_L = 1 \text{ nA}$, we obtain an offset voltage of 100 mV at the output of the preamplifier.

Since an integrated circuit hardly complies with the DC decoupling technique with a large capacitance, even a small offset at an earlier stage of amplification may become fatal for a later high-gain stage.

The resistance circuit is deteriorated in linearity by the offset voltage at the output of the preamplifier.

A scheme of the leakage-current compensation can be attained if the feed-back resistance has a null resistance at the low-frequency end, which keeps the output DC level, as it is without any leakage current.

We need to find a scheme to reduce the gain for the low-frequency end. Control theory tells that the steady-state error can be reduced by introducing an integration element as a feedback transfer function.

そこで、帰還抵抗 R_f に並列に、積分要素 $\frac{g_{m2}}{sC_p R_f}$ を導入する。ここに、 $\frac{g_{m1}}{C_p}$ は、積分回路の利得を、 g_{m2} は、積分電圧を電流に変換するときの変換係数である。すると、ブロック線図の通常の手法によって、総合応答として、

$$\begin{aligned} \frac{V(s)}{I(s)} &= -\frac{\frac{1}{sC_f}}{1 + \frac{1}{sC_f R_f} \left(1 + \frac{g_{m2}}{sC_p}\right)} \\ &= -\frac{sR_f}{s^2 C_f R_f + s + \frac{g_{m2}}{C_p}}. \end{aligned}$$

を得る。高周波では、分母における第三項が無視できる結果 $-\frac{R_f}{1 + sC_f R_f}$ に漸近する。すなわち、通常の伝達関数に漸近する。一方、低周波では、分母第一項と第二項が無視できる結果 $-\frac{sC_p R_f}{g_{m2}}$ に漸近する。すなわち、低周波に対しては、微分特性を有していることが分かる。さらに、 $I(s) = i_L/s$ として、 $\lim_{s \rightarrow 0} sV(s) = 0$ となるから、漏れ電流の補償機能を有することを確認することができる。

ちなみに、減衰振動が発生しない条件は、上記伝達関数の分母に着目すれば、

$$\frac{C_p}{4g_{m2}} > C_f R_f.$$

である^a。

^a特性方程式を s の二次関数と見たときのいわゆる判別式を考慮すれば良い。

具体例を示せば、 $C_f = 0.2 \text{ pF}$ 、 $C_p = 4 \text{ pF}$ とし、また、 $\frac{2}{g_{m1}} = R_f$ とおくと、 $2.5 > \frac{g_{m2}}{g_{m1}}$ を得る。したがって、弱反転近似を採ると、抵抗回路を構成しているトランジスタのバイアス電流の 2.5 倍程度までは、安定に補償できるということになる。さらに大きな漏れ電流に対応するには、 C_p を大き目に設定する必要がある。

図 7 には、漏れ電流補償回路を組み込んだ抵抗回路の構成例を示した。M9、M8 及び C_p を除けば、図 1 に示した抵抗回路と同一である。

We are going to try to employ an integrator, $\frac{g_{m2}}{sC_p R_f}$, in parallel with the feedback resistor, R_f , where $\frac{1}{C_p R_f}$ is the gain of the integrator, and g_{m2} is the coefficient to convert the voltage at the output of the integrator into current to feed into the input node of the preamplifier.

The combined transfer function of the preamplifier can be obtained with the usual technique as follows:

As for the high-frequency limit, the third term in the denominator can be neglected, and, hence, the transfer function tends to $-\frac{R_f}{1 + sC_f R_f}$. As for the low-frequency limit, because the first and second terms in the denominator can be neglected, the transfer function tends to $-\frac{sC_p R_f}{g_{m2}}$.

If we apply $I(s) = i_L/s$ to the above transfer function, we obtain $\lim_{s \rightarrow 0} sV(s) = 0$, which indicates that the output of the preamplifier tends to zero, no matter what is the leakage current.

The condition for refraining from damping oscillation can be obtained as

As long as the above condition is kept, the poles for the transfer function do not include a complex number, and, hence, there occurs no damping oscillation.

Assuming that $C_f = 0.2 \text{ pF}$, $C_p = 4 \text{ pF}$ and putting $\frac{2}{g_{m1}} = R_f$, we obtain $2.5 > \frac{g_{m2}}{g_{m1}}$. Taking the weak inversion approximation for the transconductance devices, the compensation circuit can stand for a leakage current of up to 2.5-times the bias current for the resistance circuit. In order to comply with the larger current, we need to incorporate a larger capacitance for C_p .

Fig. 7 is an example of a resistance circuit with a built-in leakage-current compensation circuit, which is the same as the resistance circuit shown in Fig. 1 except for elements M9, M8 and C_p .

図1においては、M5のドレイン電流は、直接 V_{ss} に排出されていたが、図7では、M9によって構成される定電流源によってその電流が吸収されるようになっている。

VIN1 と VIN2 のバランスが崩れると、M5 と M6 のドレイン電流は、過不足を生ずることになるから、その電流は、 C_p に蓄積される。 C_p に電荷が蓄積すると、それは、電圧に変換され、さらに、M8 によって電流に変換される。定常状態においては、M8 のドレイン電流は、M7 を経由して M6 のドレイン電流を吸収するようになっている。

In Fig. 7 the drain current of M5 is absorbed by a constant current source configured by M9, while in Fig. 1 the drain current of M5 is directly exhausted into V_{ss} .

Once a voltage imbalance occurs between VIN1 and VIN2, the excess/lack of the drain current is integrated into C_p to be converted as a voltage, and is successively converted into current by M8. In an equilibrium the drain current of M8 absorbs the drain current of M6 with a cascode transistor M6 in between.

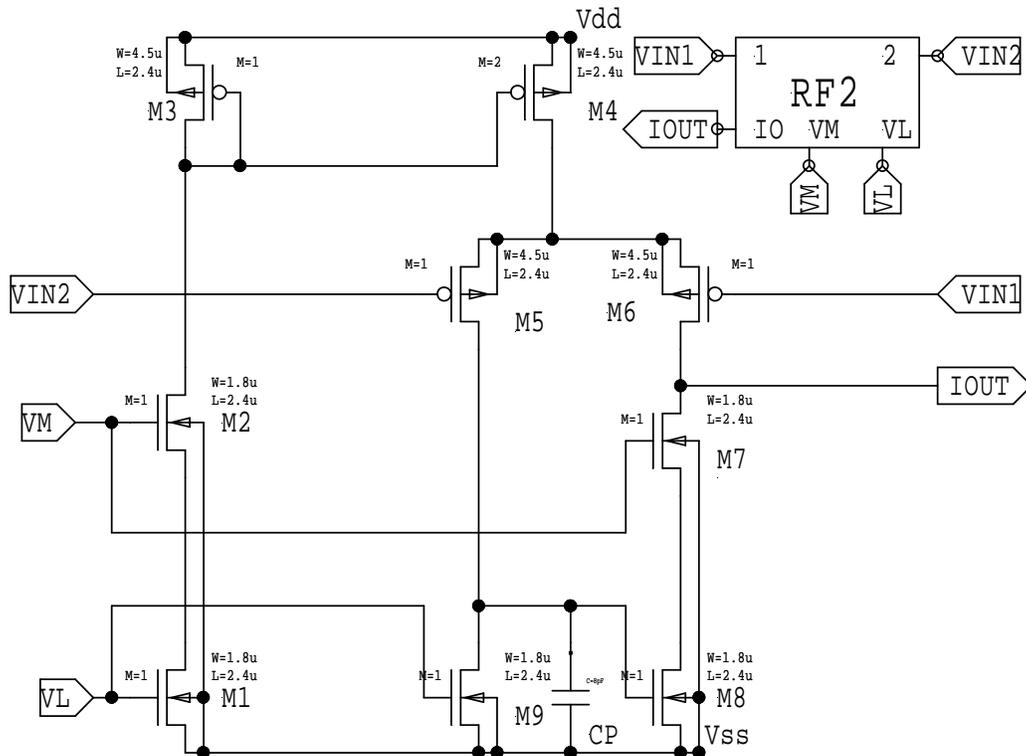


Figure 7: Schematic of the resistance circuit with leakage current compensation.

図8は、 $I_{ref} = 1 \text{ nA}$ として漏れ電流補償回路を組み込んだ抵抗回路の出力インピーダンスを PSpice で評価したものである。横軸は、周波数を表わしており、 1 Hz から 100 MHz をカバーしている。縦軸は、 MV と表示されているが $M\Omega$ と読み替えて欲しい。

Fig. 8 shows the output impedance of the resistance circuit for $I_{ref} = 1 \text{ nA}$ with a built-in leakage current compensation circuit, which is evaluated with PSpice.

The horizontal scale represents the frequency, which covers from 1 Hz to 100 MHz . The vertical scale should be in $M\Omega$ instead of MV .

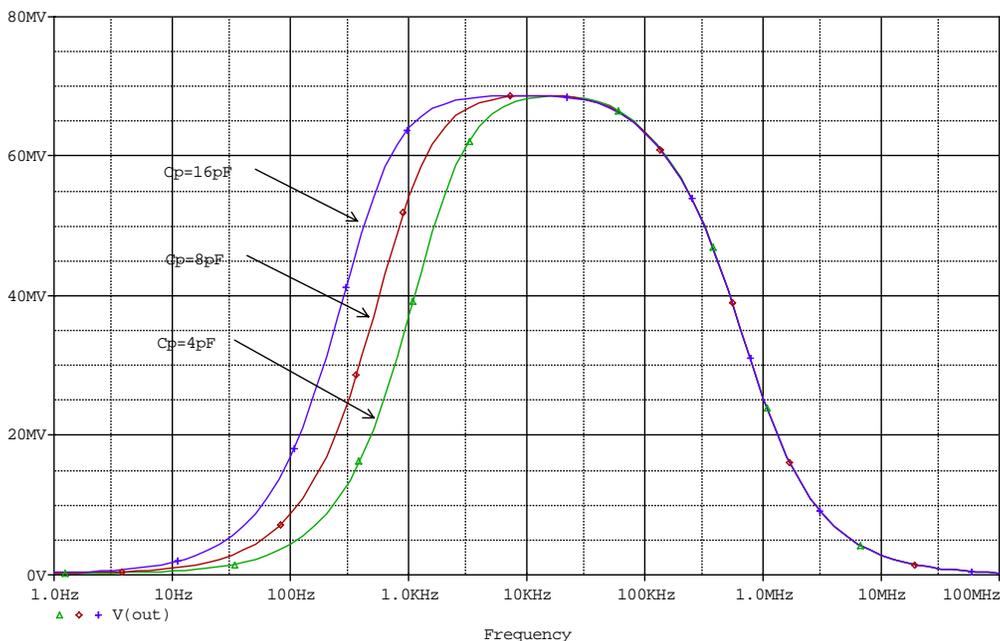


Figure 8: Frequency characteristics of a resistance circuit with leakage current compensation for $I_{ref} = 1 \text{ nA}$.

出力インピーダンスは、中央の周波数領域で $67.5 \text{ M}\Omega$ に達し、しかも、広い平坦部を有している。

低周波領域において出力インピーダンスが低下していることは、漏れ電流補償回路の機能の周波数領域における表現として理解することができる。また、平坦部は、 C_p を大きな値に設定することで、低周波領域に拡大させることができることが分かる。

The output impedance approaches $67.5 \text{ M}\Omega$ with a broad plateau around the center of the coordinate. The low output impedance at the lower-frequency region can be understood as presenting a function of the leakage-current compensation. For a larger value of C_p , the wider plateau is obtained for the output impedance, which extends to the lower frequency region.

8.5 Noise associated with the leakage-current compensation circuit

漏れ電流補償回路を導入することによって、一定の範囲で検出器漏れ電流が前置増幅器に直接流入しても、出力の直流電位を一定に保つことができることが分かった。

しかし、漏れ電流補償回路の導入によって信号対雑音比が著しく劣化するようなことがあれば、当該補償回路の有効性は減殺されることになる。

そこで、雑音特性の劣化の程度が許容範囲に入るものであるか否かを検討する。

漏れ電流補償回路が不付きの場合には、入力等価雑音パワーは、

We understand that the base-line shift coming from the leakage current can be eliminated to some extent by employing a leakage-current compensation circuit.

If the leakage-current compensation circuit deteriorates the signal-to-noise ratio, the availability of the circuit is diminished to a great extent.

We thus examine here the impact of the leakage current compensation circuit in terms of the signal-to-noise ratio.

The input equivalent noise power without any leakage current compensation circuit can be written as

$$i_n^2 = 2qi_L + \frac{4kT}{R_f} + \frac{8kT}{3G_M} C_T^2 \omega^2$$

と表すことができる。ここで、 q は、素電荷、 k は、ボルツマン定数、 T は、絶対温度、 G_M は、入力段 MOSFET のトランスコンダクタンス、 C_T は、検出器容量、入力段 MOSFET のゲート容量、帰還容量 C_f を合計したものである。上記第二項は、理想抵抗素子による場合であって、抵抗回路を用いる場合には、 $\frac{12kT}{R_f}$ 程度となる。

一方、漏れ電流補償回路を付けた回路構成における雑音成分は、

$$2qi_L + 4kTg_{m2} + \frac{8kT}{R_f} + \frac{12kT}{R_f} \left(\frac{g_{m2}}{C_p \omega} \right)^2 + \frac{8kTC_T^2 \omega^2}{3G_M}.$$

のように書き表すことができる。

第一項と第五項は、理想抵抗を用いた回路の入力等価雑音電流と同様である。

第二項は、M8 の熱雑音を表わしている。

第三項は、理想抵抗では、 $\frac{4kT}{R_f}$ とあったところ、M4 による寄与によって変更を受けたものである。

第四項には、M5、M6 の寄与に加えて M4、M9 の効果が考慮されている。 $\frac{g_{m2}}{\omega C_p}$ の因子は、抵抗回路の発生する雑音 $\frac{12kT}{R_f}$ が C_p によって積分されさらにトランスコンダクタンス g_{m2} によって電流に変換されたものと考えることができる。

そこで、前置増幅器の出力における雑音パワーは、

$$\frac{\omega^2 R_f^2}{\omega^2 + (g_{m2}/C_p - \omega^2 C_f R_f)^2} \left\{ 2qi_L + 4kTg_{m2} + \frac{8kT}{R_f} + \frac{12kT}{R_f} \left(\frac{g_{m2}}{C_p \omega} \right)^2 + \frac{8kTC_T^2 \omega^2}{3G_M} \right\}.$$

のように表わすことができる。

したがって、低周波の極限では、 $12kTR_f$ となり、漏れ電流補償回路が付いてない抵抗回路の入力等価雑音とは、 $2qi_L$ の項を除き一致する。

さらに、高周波の極限では、 $\frac{8kTC_T^2}{3G_M C_f^2}$ となつて、理想抵抗による回路、及び漏れ電流補償回路がない抵抗回路の場合併せて、三者とも完全に一致する。

where q is the electronic charge, k is the Boltzmann constant, T is the absolute temperature in Kelvin, G_M is the transconductance of the input FET, and C_T is the capacitance, which consists of the detector capacitance (C_D), the gate capacitance of the input FET $\frac{2C_G}{3}$, and the feedback capacitance (C_f). The second term is for an ideal resistor, which is substituted by $\frac{12kT}{R_f}$ for a resistance circuit.

The input equivalent noise power which is specific to the leakage current compensation circuit is written as

The first and the fifth terms are the same as the corresponding terms which appear for the input equivalent noise power with an ideal resistor.

The second term represents the thermal noise coming from M8.

The third term is modified by the contribution of the thermal noise coming from M4, while it is $\frac{4kT}{R_f}$ for a circuit with an ideal resistor.

The third term represents the thermal noise coming from M8.

The fourth term takes into account the contribution from M4 and M9 as well as that from M5 and M6. The factor $\frac{g_{m2}}{\omega C_p}$ can be understood that the thermal noise, $\frac{12kT}{R_f}$, is integrated by C_p , and then converted to current by a transconductance, g_{m2}

The noise power spectrum at the output of the preamplifier can be written as

In the low-frequency end, the power spectrum for the output of the preamplifier is $12kTR_f$, which is equal to that of the resistance circuit without the leakage-current compensation capability.

As for the high-frequency end, the power spectrum is $\frac{8kTC_T^2}{3G_M C_f^2}$, which again meets with that without the leakage-current compensation circuit and with the ideal resistor.

一方、中間の周波数においては、特徴的な振る舞いが見られる。
すなわち、漏れ電流 i_L が増加すると、それに伴って g_{m2} も増加することにより、 $\omega \sim \sqrt{\frac{g_{m2}}{C_p C_f R_f}}$ 付近の雑音が増加する。さらにそれが整形増幅器の通過帯域に近接する方向に移動して雑音の劣化を助長する。

A distinct difference between the resistance circuit with and without the leakage-current compensation circuits appears at the frequency range around $\omega \sim \sqrt{\frac{g_{m2}}{C_p C_f R_f}}$. The power spectrum increases according to the increase of i_L and g_{m2} , which penetrates into the pass-band of the shaping amplifier to deteriorate the signal-to-noise ratio.

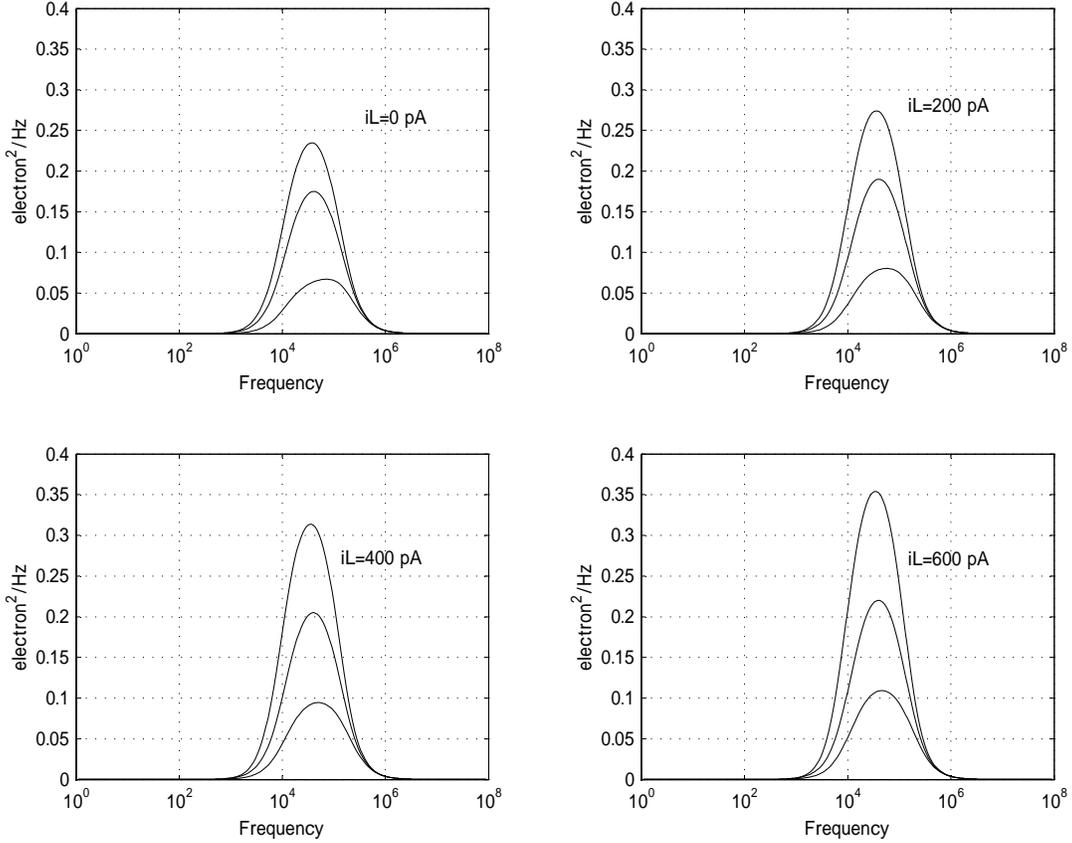


Figure 9: Noise spectrum for $R_f = 67.5 M\Omega$.

図9及び図10は、前置増幅器の後段に、ピーキングタイム $T_M = 1 \mu s$ の微分積分フィルターを設けて雑音スペクトルを調べたものである。厳密には、ポールゼロ補償付きのフィルターを用いるべきであるがここでは、簡単のために、それは用いていない。

Fig. 9 and Fig. 10 show the output noise spectra for the CR-RC filter with $T_M = 1 \mu s$, which is attached downstream of the preamplifier. An exact pole/zero cancellation is not employed here for the purpose of simplicity.

それぞれ $R_f = 67.5 M\Omega$ と $R_f = 300 M\Omega$ に対応しており、理想抵抗による場合、漏れ電流補償回路不付の抵抗回路による場合、さらに、漏れ電流補償回路付の抵抗回路による場合について雑音スペクトルが示されている。

Fig. 9 and Fig. 10 correspond to the cases of the feedback resistance $R_f = 67.5 M\Omega$ and $R_f = 300 M\Omega$, for the preamplifier, respectively. Each figure shows three curves which correspond to a preamplifier with a resistance circuit (with/without the leakage-current compensation capability) and an ideal resistor.

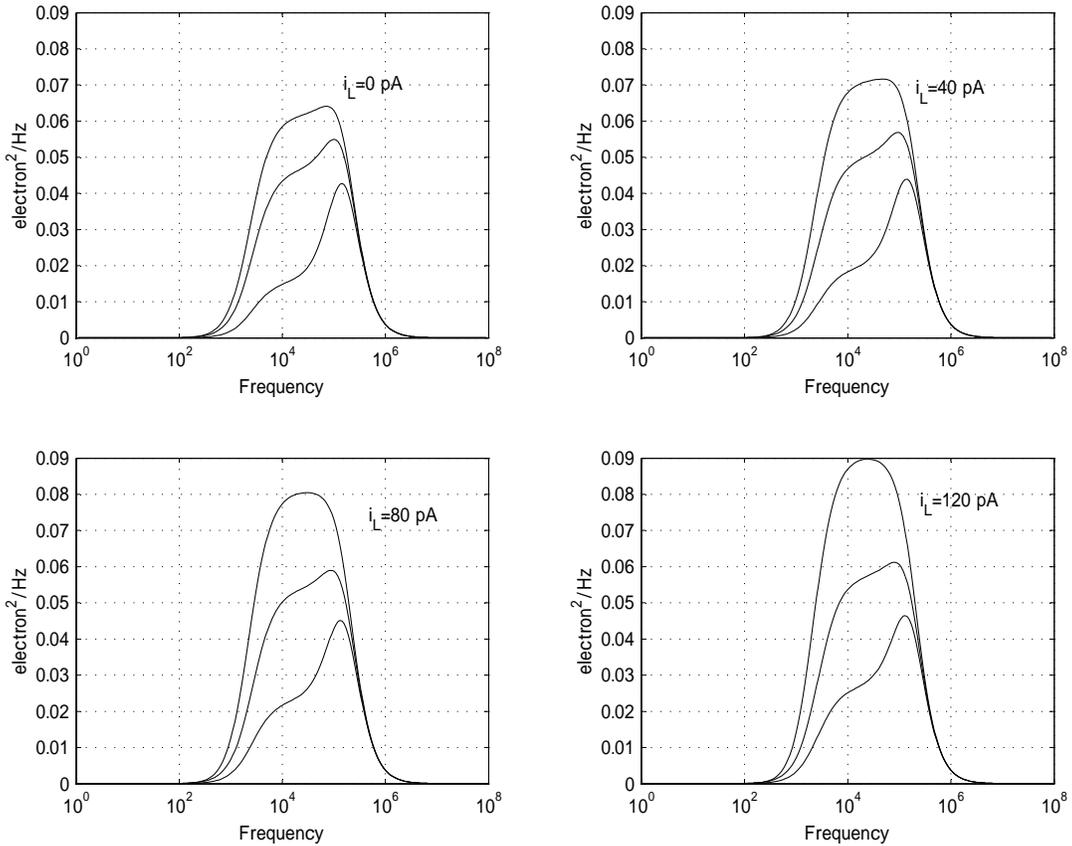


Figure 10: Noise spectrum for $R_f = 300 M\Omega$.

最も雑音レベルが高いのが、漏れ電流補償付の抵抗回路による場合であって、次に、漏れ電流補償不付の抵抗回路が続く。

横軸は、周波数であって、縦軸は、 $electron^2/Hz$ となっている。したがって、雑音スペクトルを周波数で積分してルートをとれば等価雑音電子数を求めることができる。

両図とも、四種類のプロットから構成されている。漏れ電流の寄与が直感できるように、図9については、 $i_L = 0, 200, 400$ 及び 600 pA に対する雑音スペクトルが、図10については、 $i_L = 0, 40, 80$ 及び 120 pA に対する雑音スペクトルが示されている。

The most noisy curve is for the resistance circuit with the leakage-current compensation capability, which is followed by that for the resistance circuit without the leakage-current compensation. The ideal resistor exhibits the least noise.

The horizontal axis represents the frequency with the logarithmic scale. The vertical axis represents $electron^2/Hz$, and, hence, the integration over the frequency provides the square of the equivalent noise electrons.

Each figure consists of four plots. Each plot in Fig. 9 corresponds to $i_L = 0, 200, 400$ and 600 pA. Fig. 10 presents plots for $i_L = 0, 40, 80$ and 120 pA.

仮定されたパラメータは、 $C_p = 4 \text{ pF}$ 、 $C_f = 0.2 \text{ pF}$ 、 $G_M = 2 \text{ mS}$ 、 $C_T = 10 \text{ pF}$ である。また、 g_{m2} については、 $g_{m2} = \frac{2}{R_f} \frac{I_{ref} + i_L}{I_{ref}}$ とした。ここで I_{ref} は、抵抗回路の基準電流であるが、 $R_f = 67.5 \text{ M}\Omega$ に対しては、 $I_{ref} = 1 \text{ nA}$ 、 $R_f = 300 \text{ M}\Omega$ に対しては、 $I_{ref} = 200 \text{ pA}$ である。

縦軸が $\text{electrons}^2/\text{Hz}$ であることと、横軸が周波数の対数であることが相俟って劣化の程度が強調されていることに注意する必要がある。図 9 における最良値、最悪値は、それぞれ 159e と 248e である。また、図 10 における最良値、最悪値は、それぞれ 142e と 170e である。

したがって、漏れ電流補償回路付き、ないし、不付きの抵抗回路による方式においても、抵抗値を一定値以上に設定することにより、十分 150e レベルの性能を達成し得ることが分かる。また、雑音の増加は、漏れ電流の等価な雑音成分によるものであるから雑音レベルを低減するためには T_M を短縮することも有効である。

以上

The assumed parameters for the above figures are $C_p = 4 \text{ pF}$, $C_f = 0.2 \text{ pF}$, $G_M = 2 \text{ mS}$ and $C_T = 10 \text{ pF}$. The transconductance (g_{m2}) is assumed to be $g_{m2} = \frac{2}{R_f} \frac{I_{ref} + i_L}{I_{ref}}$, where I_{ref} is the bias current for the resistance circuit: $I_{ref} = 1 \text{ nA}$ for $R_f = 67.5 \text{ M}\Omega$, and $I_{ref} = 200 \text{ pA}$ for $R_f = 300 \text{ M}\Omega$.

Since the vertical axis is presented in $\text{electron}^2/\text{Hz}$ and the horizontal axis is presented in the logarithmic scale, the differences between the three cases are more or less exaggerated. Once we integrate the spectra over the frequency, we find that the largest and least noises are 159e and 248e for Fig. 9; 142e and 170e for Fig. 10.

We then recognize that it is possible to target the noise level around 150e by the resistance circuit with/without the leakage-current compensation capability. It is advisable to try a shorter peaking time, since the increase in noise is due to a leakage current, or equivalents.